

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS
- BLANK PAGES

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-138060

(43)Date of publication of application : 31.05.1996

(51)Int.Cl. G06T 11/00  
G06T 1/20  
G09G 5/36  
// G06T 13/00

(21)Application number : 06-295697

(71)Applicant : HITACHI LTD

(22)Date of filing : 04.11.1994

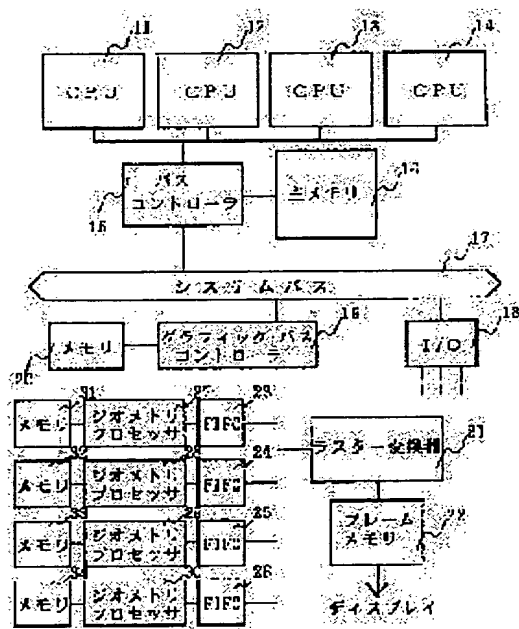
(72)Inventor : SUGITA YUMIKO  
KIMURA SHINJI  
YAMAMOTO REIKO  
KUWANA TOSHIYUKI  
MANDA MASAHIITO

## (54) DISPLAY PROCESSOR USING PARALLEL PROCESSOR

### (57)Abstract:

PURPOSE: To display the processed result of a plotting instruction on a screen in the same sequence as that in which the plotting instructions processed in plural threads in parallel and transferred by mixing are started up.

CONSTITUTION: Plotting instruction streams consisting of the plotting instructions (instructions) provided with stream order information and plotting order information generated by the plural threads sequentially are transferred existing mixedly to a graphic bus controller (GBC) 19 by CPUs 11-12, and the GBC stores a received instruction in memory 20 sequentially, and generates a table to designate the plotting order of each instruction, and reads out the instruction in sequence of plotting by the table, and selects a processor which processes the instruction from processors 27-30 observing a load state, and sets its identifier as the first processor of the ID of the instruction, and sets the identifier of the processor which processes the next instruction as the second processor of the ID, and a raster converter 21 reads in and processes the instruction from the processor, and reads in the next plotting instruction from the processor of a second processor of the ID.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-138060

(43) 公開日 平成8年(1996)5月31日

(51) Int.Cl.<sup>9</sup>

識別記号

庁内整理番号

F I

技術表示箇所

G 0 6 T 11/00

1/20

G 0 9 G 5/36

5 3 0 C 9377-5H

9365-5H

G 0 6 F 15/ 72

A

15/ 66

K

審査請求 未請求 請求項の数5 F D (全 12 頁) 最終頁に続く

(21) 出願番号

特願平6-295697

(22) 出願日

平成6年(1994)11月4日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 杉田 由美子

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(72) 発明者 木村 信二

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(72) 発明者 山本 礼己

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(74) 代理人 弁理士 笹岡 茂 (外1名)

最終頁に続く

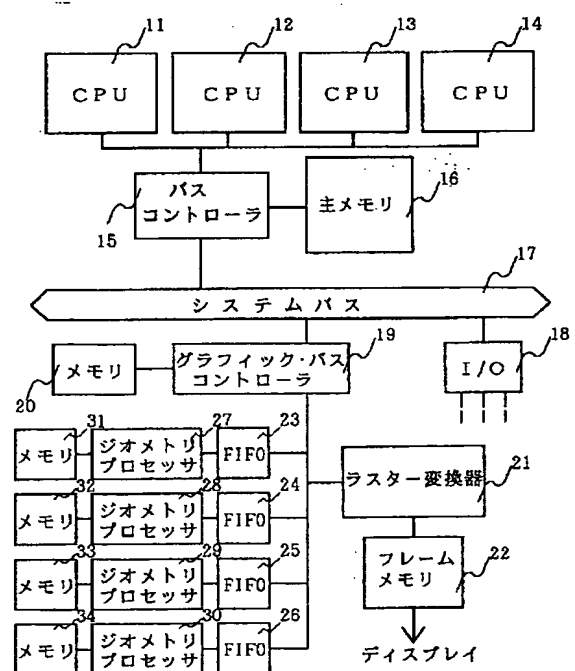
(54) 【発明の名称】 並列プロセッサを用いる表示処理装置

(57) 【要約】

【目的】 複数のスレッドで並列に処理され混在して転送された描画命令をスレッドが起動した順番と同じ順序で、画面上に描画命令の処理結果を表示する。

【構成】 CPU11~12で複数のスレッドが順次生成するストリーム順序情報及び描画順序情報を有する描画命令(命令)からなる描画命令ストリームが混在してグラフィック・バス・コントローラ(GBC)19に転送され、GBCは受信した命令を順次メモリ20に格納し、各命令の描画順序を指定するテーブルを作成し、該テーブルにより描画順に命令を読み出し、命令を処理するプロセッサをプロセッサ27~30からその負荷状態を見て選択し、その識別子を命令のIDの第1プロセッサとして設定し、IDの第2プロセッサとして次命令を処理するプロセッサの識別子を設定し、ラスターコンバータ21はプロセッサから命令を読み込み処理し、次の描画命令をIDの第2プロセッサのプロセッサから読み込む。

図 2



## 【特許請求の範囲】

【請求項1】 並列動作可能な複数のプロセッサにより描画命令を処理し、その処理結果に基づき表示画面上に表示を行なう並列プロセッサを用いる表示装置であって、

上位装置において複数のスレッドからなる応用プログラムの夫々のスレッドが順次生成するストリーム順序情報及び描画順序情報を有する描画命令からなる描画命令ストリームが混在して転送された複数の描画命令ストリームを受信する受信手段と、

記憶装置に前記受信した描画命令を順次格納し、かつ前記ストリーム順序情報及び描画順序情報に基づき該順次格納した各描画命令の描画順序を指定するテーブルを作成する手段と、

該テーブルを参照して描画順序にしたがい記憶装置から描画命令を読み出し、該描画命令に対して該描画命令を処理するプロセッサを前記複数のプロセッサの中から割り当てる割り当て手段と、

プロセッサの処理結果を前記描画順序にしたがい順次読み込み描画命令ストリーム毎に描画を行なう描画手段を備えることを特徴とする並列プロセッサを用いる表示装置。

【請求項2】 請求項1記載の並列プロセッサを用いる表示装置において、

前記テーブルは、描画命令ストリーム順に該ストリーム内の描画命令の前記記憶装置におけるアドレスを描画順序にしたがい格納することを特徴とする並列プロセッサを用いる表示装置。

【請求項3】 請求項1記載の並列プロセッサを用いる表示装置において、

前記割り当て手段は、前記各描画命令のID部に該描画命令に割り当てられる第1のプロセッサの識別子と該描画命令に続く次描画命令に割り当てられる第2のプロセッサの識別子を設定し、

前記記憶装置から読み出された描画命令の第1のプロセッサの識別子として前記複数のプロセッサの中からその負荷状態に基づき選択したプロセッサのプロセッサ識別子を設定し、前記第2のプロセッサの識別子としては、次描画命令が同一描画命令ストリームに属するときは第1のプロセッサの識別子と同一のプロセッサの識別子を設定し、次描画命令が他の描画命令ストリームに属するときは前記複数のプロセッサの中からその負荷状態に基づき選択したプロセッサのプロセッサ識別子を設定することを特徴とする並列プロセッサを用いる表示装置。

【請求項4】 請求項3記載の並列プロセッサを用いる表示装置において、

前記描画手段は、読み込んだ描画命令にしたがい描画を行ない、該読み込んだ描画命令のID部に設定された第2のプロセッサの識別子で指定されるプロセッサから次の描画命令を読み込むことを特徴とする並列プロセッサ

を用いる表示装置。

【請求項5】 並列動作可能な複数のプロセッサにより描画命令を処理し、その処理結果に基づき表示画面上に表示を行なう並列プロセッサを用いる表示装置であって、

上位装置において複数のスレッドからなる応用プログラムの夫々のスレッドが順次生成する複数の頂点データからなるストリーム順序情報及び頂点数情報を有する描画命令ストリームが並列して転送された複数の描画命令ストリームを受信する受信手段と、

記憶装置に前記受信した描画命令ストリームを順次格納し、かつ前記ストリーム順序情報に基づき該順次格納した各描画命令ストリームの描画順序を指定するテーブルを作成する手段と、

該テーブルを参照して描画順序にしたがい記憶装置から描画命令を読み出し、該描画命令に対して該描画命令を処理するプロセッサを前記複数のプロセッサの中から割り当てる割り当て手段と、

プロセッサの処理結果を前記描画順序にしたがい順次読み込み描画命令ストリーム毎に描画を行なう描画手段を備えることを特徴とする並列プロセッサを用いる表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、並列実行可能な複数のプロセッサを備えた並列処理装置に係り、特に、動画のように滑らかな表示画面変更処理を必要とするグラフィックスシステムにおける並列プロセッサを用いる表示装置に関する。

## 【0002】

【従来の技術】コンピュータ・グラフィックスの応用分野がビジュアルシミュレーションや科学技術計算結果の可視化などに広がるとともに、表示性能に対する高速描画の要求がさらに高まっている。従来、このような高速化の要求に答える技術としては、座標変換やクリッピングといったジオメトリ処理を専用プロセッサで処理することによって解決してきた。特に高速化の性能が要求される分野では、特開平2-275581号公報に記載されるようにジオメトリ処理のための専用プロセッサを複数のプロセッサで構成し、個々のプロセッサをパイプライン状に接続する方式が知られている。また、Computer Graphics (SIGGRAPH'93 Conference Proceedings)、Vol. 27、pp93~100や、日経エレクトロニクス、No. 578、pp137~154、あるいは日経CG、No. 73、pp143~153には、ジオメトリ処理を並列に処理するグラフィックスシステムが記載されている。さらに、グラフィックスシステムへの近年のもう一つの要求として高品質化が上げられ、その代表的な方法に透明感のある物体の重なり表現があ

る。この分野では、Computer Graphics Principles and Practice、pp7557～563や、3次元コンピュータグラフィックス、ASCII出版、pp288～297に記載されているように、描画順序によって異なる品質の図形を生成できることが知られている。一方、上記のグラフィックスシステムを利用する応用プログラム側においても複数の中央演算装置（CPU）を用いる並列プログラミングが普及してきている。応用プログラムの並列プログラミングは、並列化コンパイラを用いて並列化を支援するものや、スレッドと呼ばれるOS（オペレーティングシステム）が支援する機能を用いて応用プログラムを複数の並列処理可能な処理に分割する方法などが知られている。スレッドについてはUNIX MAGAZINE、Vol. 5、No. 2、pp. 46～52に紹介されている。

#### 【0003】

【発明が解決しようとする課題】高性能なグラフィックスシステムを備えた計算機において、グラフィックスシステムの性能を十分に引き出すためには、応用プログラムが動作するCPU側に必要な描画命令データの供給量を満たす必要がある。前記で述べたようにグラフィックスシステムおよび応用プログラム（CPUで実行）は並列化の手法によりそれぞれ性能の向上が可能である。しかし、グラフィックスシステムへの描画命令データ供給の点から、CPU側の並列化を行なうと、従来のグラフィックスシステムはCPUで動作する応用プログラムが複数のスレッドとして動作することを考慮していないため不都合が起こる。特に複数のCPUでスレッドを動作させると、各スレッドを実行するCPUの負荷により応用プログラムがスレッドを起動した順番と異なる順序で描画命令データがグラフィックスシステムへ転送されることが起こるが、グラフィックスシステムの描画命令データの受信口はこのことを考慮していないため、受け取った順に描画命令の処理を行なっていく。また、グラフィックスシステムにおいて描画命令データのジオメトリ演算部を複数のプロセッサで並列に実行した場合にも、各プロセッサの負荷の違いにより次の命令データが生成される順番はプロセッサに配布された順番とは異なるという現象が起こる。ところが、透明感のある物体の重なり表現などを実現する場合、API（Application Program Interface）の描画命令の発行順序で描画の品質を制御しているため、CPUからグラフィックスシステムへデータを転送する場合、描画するプリミティブ単位（折れ線列、三角形列など）間の順序を保証する必要がある。このプリミティブ単位の描画順序保証のためには、応用プログラムの各スレッド間でグラフィックスシステムへ転送する際に排他制御を行なう必要がある。従って並列化を実現しようとすると、排他制御という新たなオーバーヘッドが生じてし

まうという課題が生ずる。本発明の目的は、応用プログラムの各スレッド間でグラフィックスシステムへ転送する際に排他制御を行なう必要を無くし、複数の命令ストリームを構成する個々の命令を混在して同時にグラフィックスシステムに転送しても、応用プログラムがスレッドを起動した順番と同じ順序で表示画面上に描画命令の処理結果を表示することにある。

#### 【0004】

【課題を解決するための手段】上記目的を達成するため、本発明は、並列動作可能な複数のプロセッサにより描画命令を処理し、その処理結果に基づき表示画面上に表示を行なう並列プロセッサを用いる表示装置であり、上位装置において複数のスレッドからなる応用プログラムの夫々のスレッドが順次生成するストリーム順序情報及び描画順序情報を有する描画命令からなる描画命令ストリームが混在して転送された複数の描画命令ストリームを受信する受信手段と、記憶装置に前記受信した描画命令を順次格納し、かつ前記ストリーム順序情報及び描画順序情報に基づき該順次格納した各描画命令の描画順序を指定するテーブルを作成する手段と、該テーブルを参照して描画順序にしたがい記憶装置から描画命令を読み出し、該描画命令に対して該描画命令を処理するプロセッサを前記複数のプロセッサの中から割り当てる割り当て手段と、プロセッサの処理結果を前記描画順序にしたがい順次読み込み描画命令ストリーム毎に描画を行なう描画手段を備えるようにしている。また、前記テーブルは、描画命令ストリーム順に該ストリーム内の描画命令の前記記憶装置におけるアドレスを描画順序にしたがい格納するようにしている。また、前記割り当て手段は、前記各描画命令のID部に該描画命令に割り当てられる第1のプロセッサの識別子と該描画命令に続く次描画命令に割り当てられる第2のプロセッサの識別子を設定し、前記記憶装置から読み出された描画命令の第1のプロセッサの識別子として前記複数のプロセッサの中からその負荷状態に基づき選択したプロセッサのプロセッサ識別子を設定し、前記第2のプロセッサの識別子としては、次描画命令が同一描画命令ストリームに属するときは第1のプロセッサの識別子と同一のプロセッサの識別子を設定し、次描画命令が他の描画命令ストリームに属するときは前記複数のプロセッサの中からその負荷状態に基づき選択したプロセッサのプロセッサ識別子を設定するようにしている。また、前記描画手段は、読み込んだ描画命令にしたがい描画を行ない、該読み込んだ描画命令のID部に設定された第2のプロセッサの識別子で指定されるプロセッサから次の描画命令を読み込むようにしている。さらに、並列動作可能な複数のプロセッサにより描画命令を処理し、その処理結果に基づき表示画面上に表示を行なう並列プロセッサを用いる表示装置であり、上位装置において複数のスレッドからなる応用プログラムの夫々のスレッドが順次生成する複数の頂点データか

らなりストリーム順序情報及び頂点数情報を有する描画命令ストリームが並列して転送された複数の描画命令ストリームを受信する受信手段と、記憶装置に前記受信した描画命令ストリームを順次格納し、かつ前記ストリーム順序情報に基づき該順次格納した各描画命令ストリームの描画順序を指定するテーブルを作成する手段と、該テーブルを参照して描画順序にしたがい記憶装置から描画命令を読み出し、該描画命令に対して該描画命令を処理するプロセッサを前記複数のプロセッサの中から割り当てる割り当て手段と、プロセッサの処理結果を前記描画順序にしたがい順次読み込み描画命令ストリーム毎に描画を行なう描画手段を備えるようにしている。

#### 【0005】

【作用】上記手段により、応用プログラムの各スレッド間でグラフィックスシステムへ転送する際に排他制御を行なう必要がなくなり、排他制御のオーバーヘッドがなくなり、また、複数のスレッドの並列度が上がる。各スレッドが順次生成する描画命令ストリームが混在して転送されても、並列プロセッサを用いた表示処理装置において応用プログラムが指定して実行した描画順序通りに描画が行われる。また、応用プログラムから描画順序を明示的に指示することにより、応用プログラムにおいて実行順序に縛られたコーディングを行なう必要がなくなり、APIに柔軟性を持たせることができる。

#### 【0006】

【実施例】以下、本発明の一実施例を詳細に説明する。図1は本発明の概要を示す説明図である。応用プログラム50は描画命令ストリームを生成するスレッドA～D(51～54)で構成されている。各スレッド51～54はA、B、C、Dの順に起動され、各々異なるCPU(11～14)で実行される。各スレッド(51～54)からグラフィックスシステム63へ転送される描画命令ストリームの描画命令55～58は、実行されるCPU(11～14)の負荷の違いにより任意の順で転送される。各描画命令ストリームの各描画命令(55～58)には応用プログラムから指定された描画順序情報(59～62)が付加されている。グラフィックスシステム63は、描画順序を識別する手段64、座標変換やクリッピングを行なうジオメトリ演算部66、識別手段64によって識別した順序に従って描画処理を制御する手段67、描画データをドットイメージに展開しフレームメモリへ出力するラスター変換部68がある。また、グラフィックスシステム用のメモリ20には識別した描画順序に関する情報65を格納する。ジオメトリ演算部66で生成された新しいストリーム(69～72)は、描画制御手段67と描画順序に関する情報65を用い応用プログラム50が設定した描画順に従ってラスター変換部68に渡され処理される。ラスター変換部で生成されたデータはディスプレイ73に表示される。

【0007】図2は、本発明による表示制御を実行する

ためのシステム構成のブロック図である。中央演算装置であるCPU11から14は本システムの主プロセッサであり、バス・コントローラ15を通して接続される主メモリ16を共用メモリとして使用する。CPU11から14は、さらにバス・コントローラ15とシステムバス17を通して、ディスク装置やキーボードなどの入出力装置を制御するためのI/O制御装置18や、表示を行なうためのグラフィックスシステム(19～34)にアクセスが可能とする。

【0008】グラフィックス・バス・コントローラ19は、CPUから転送されてくる命令ストリームの受信し、命令ストリームをジオメトリ演算部(23～34)に割り当てる。メモリ20はグラフィックス・バス・コントローラ19が、状態の管理や命令ストリームの一時的な格納に使用するメモリである。命令ストリームは、ジオメトリ演算部(23～34)により並列に座標変換およびクリッピング処理が行われる。処理された命令ストリームは、描画処理のため、ラスター変換器21に送られ、ドットイメージに展開され、フレームメモリ22に書き込みが行われた後、ディスプレイに表示される。

【0009】ジオメトリ演算部(23～34)は、複数の個の同じブロックで構成され、FIFO(23～26)は、グラフィックス・バス・コントローラ19からの命令ストリームの格納や、ジオメトリ演算後のラスター変換器に送るデータを格納するための入出力FIFOである。ジオメトリ・プロセッサ(27～30)はジオメトリ演算を行なうためのプロセッサであり、メモリ(31～34)に格納されたプログラムおよびデータにより動作する。また、CPU11から14で動作するオペレーティングシステムおよび応用プログラムは主メモリ16に格納されており、このオペレーティングシステムは1つの応用プログラム(タスク)を複数のスレッドに分割し、スレッドを各CPUに割り当てる機能を有しているものとする。

【0010】図3に本発明を適用したCPU(11～14)から送られ、グラフィックスシステム(19～34)で処理する命令の形式を示す。1つの命令は32バイトで構成され、命令の種別を示すオペコード部40、識別子を示すID部41、および1頂点の3次元座標の座標値を表すx座標42、y座標43、z座標44、と座標の色を赤(R)/緑(G)/青(B)で表すR値45、G値46、B値47で構成される。データ48は必ず0とする。オペコード部40は値(16進数)により次の意味を持つものとする。

0000：座標データ

0001：折れ線の始まり、かつ座標データ

0002：三角形列の始まり、かつ座標データ

000f：座標データの終わり

識別子を示すID部41には、CPUからグラフィックスシステムに渡ってくる時には、応用プログラムが設定

した描画順序情報が設定されている。本実施例はこの情報を2バイトで表す。このため、2バイトで表せる値を超えて順番を設定する場合は、再度、1からの数値を使って順番の設定を行なうことを応用プログラムとグラフィックスシステムとの間で規則として定める。この情報は識別手段で識別し、ジオメトリ・プロセッサに配分するために該当描画命令ストリームおよび次の描画命令ストリームを実行するジオメトリ・プロセッサの情報に設定し直す。ここで、1つの描画命令ストリームとは、1つの折れ線あるいは三角形列を構成するデータの集まりを意味する。図4に折れ線の例、図5に三角形列の例を示す。

【0011】図6は描画命令ストリームの描画順序管理テーブルの構成を示したものである。描画順序管理テーブル80は4バイト構成であり項目数は256個とする。この256という数値は描画命令ストリームの中の描画順序を設定する項目の2バイトのうち1バイトで指定できる限界値を用いている。これは描画順序情報の1つとしてストリームを識別するために1バイトを使用することを考慮して設けた数値である。

【0012】描画順序管理テーブル80の値は受け取った描画命令をバッファに格納する時に順序情報から描画順序とストリームを識別する。描画命令格納バッファ81に格納する1番目の描画命令86のストリーム識別子は2であり、そのストリームでの描画順序は1なので、描画順序管理テーブル80の2番目の項目85に描画命令格納バッファ81の格納された描画命令86の先頭アドレスをキューイング87する。キューイングバッファは描画命令のアドレス格納エリアと次のキューイングバッファへのポインタエリアで構成する。描画命令格納バッファ81に格納する2番目の描画命令83のストリーム識別子は1であり、そのストリームでの描画順序は1なので、描画順序管理テーブル80の1番目の項目82に描画命令格納バッファ81の格納された描画命令83の先頭アドレスをキューイング84する。描画命令格納バッファ81に格納する3番目の描画命令88のストリーム識別子は1であり、そのストリームでの描画順序は2なので、描画順序管理テーブル80の1番目の項目82のキューに描画命令88の先頭アドレスをキューイング89する。受け付けた描画命令に対して同様の処理を繰り返し、各情報を格納する。描画順序管理テーブル80の各項目の初期値は0とし、各項目が0の場合は該当する順番の命令が未受理と判断する。

【0013】図7は描画順序に従った転送を制御する転送制御情報の構成である。転送順序カウンタ90は、次に描画順の何番目のデータをジオメトリ・プロセッサに転送するかを管理する。初期値は1とし、ジオメトリ・プロセッサに該当順序のデータの転送を行なうと値をインクリメントする。テーブルインデックス91は描画順序管理テーブル80の何番目の項目のデータをジオメトリ・プロセッサに転送するかを管理する。例えば、256番目のストリームの時、転送順序カウンタ90の順序情報の値は256、テーブルインデックス91の値は256であり、257番目のストリームの時、転送順序カウンタ90の順序情報の値は257、テーブルインデックス91の値は1となる。

【0014】次に、図8と図9により、図3の描画命令のID部の情報変更処理の流れを説明する。グラフィックス・バス・コントローラ19は、転送制御情報(90, 91)を利用し、次にジオメトリ・プロセッサに送るべき描画命令を決定し、その情報があるかを見る(111)。なければ図3の形式の描画命令ストリーム(100~102)がCPU(11~14)から転送されてくると(112)、グラフィックス・バス・コントローラ19は、各描画命令ストリームの描画順序情報(ID部)41を識別し、図6に示した情報を生成(113)、メモリ20に一時的に格納する(114)。次にジオメトリ・プロセッサに送るべき描画命令情報があれば、CPUの負荷状態からその描画命令ストリームおよび次の描画命令ストリームを実行するジオメトリ・プロセッサを割り当て決定し(115)、その情報を各命令のID部に設定(116)、命令(103~105)を該当プロセッサへ転送する(117)。本制御は描画処理終了の情報きたら終了する(110)。順番がきて処理した描画順序管理テーブルの項目の値は0を再設定し、項目を全部使用した場合には、このすでに処理され空きとなった項目を再利用する。上記方法でジオメトリ・プロセッサに送る順序を制御して付加した情報は、ジオメトリ・プロセッサから取り出される順序情報として利用する。

【0015】グラフィックスシステム内では図3に示した命令形式がジオメトリ部(23~34)およびラスタ変換器21で処理され、描画を行なう。このとき命令形式(103~105)のID部41は複数あるジオメトリ・プロセッサへの宛先の意味を表す。図2の4つあるジオメトリ・プロセッサ(27~30)の宛先にそれぞれ1、2、3、4という番号を割当てる。ID部41は2バイトのうち上位1バイトをその命令を処理するジオメトリ・プロセッサの宛先、下位1バイトをその次の命令を処理するジオメトリ・プロセッサの宛先とする。例えば、ID=(1, 1)ならばそのIDを持つ命令とその次に処理する命令はジオメトリ・プロセッサ27で処理し、ID=(1, 2)ならばそのIDを持つ命令はジオメトリ・プロセッサ27で、その次に処理する命令はジオメトリ・プロセッサ28で処理するものとする。

【0016】グラフィックス・バス・コントローラ19は、ジオメトリ・プロセッサ(27~30)の負荷状態により、その命令を処理するジオメトリ・プロセッサとその次の命令を処理するジオメトリ・プロセッサを決定し、ID部を計算する。1つの命令ストリームは同じジ



オメトリ・プロセッサで処理するため、ID部の2つの値が異なる命令は、オペコード部が000fの値を持つ座標の終了命令のみに付加することになる。尚、初期状態において一番最初の命令を処理するジオメトリ・プロセッサは必ずジオメトリ・プロセッサ27(宛先は1)とする。

【0017】グラフィックス・バス・コントローラ19はID部の計算を行い、命令を処理するジオメトリ・プロセッサのFIFO(23~26)に命令を送る。命令を送られたジオメトリ・プロセッサは、命令の種別に従いジオメトリ演算を行い、再びFIFOに演算後の命令を書き込む。ラスター変換器21は、ジオメトリ・プロセッサ27から演算後の命令を読み込み、ドットイメージを生成し、フレームメモリ22を更新する。同時にラスター変換器21は命令のID部41の下位1バイトの値から次に読み込むジオメトリ・プロセッサ(27~30)のFIFO(23~26)を決定し、処理を繰り返す。以上の手順により、グラフィックス・バス・コントローラ19が計算した命令のID部41の値の順序に従って、ラスター変換器21が命令を受け取るため、必ず描画の順序は保証される。

【0018】図10は描画命令にプロセッサを割り当てID部41にプロセッサの識別子を設定する計算制御フローである。グラフィックス・バス・コントローラ19は、対象命令を処理するジオメトリ・プロセッサの宛先情報をID1、その次の命令を処理するジオメトリ・プロセッサの宛先情報をID2と表現している。描画命令を受け取ったならば(140)、その命令が処理の一番最初の描画命令かを判断し(141)、初めての命令であれば該命令を実行するジオメトリ・プロセッサは識別子(宛先)1のジオメトリ・プロセッサとしID1に情報を設定するとともに記憶しておく(142)。さらにその命令が1頂点データ(命令ストリームが1命令で終わる)であるかを判定し(143)、1頂点でなければ、ID2にも実行プロセッサの識別子を設定(144)、ID部の設定が終了したら該当ジオメトリ・プロセッサに命令を転送する(146)。1頂点の場合は、全ジオメトリ・プロセッサの負荷を判定して次の命令ストリームを割当てるジオメトリ・プロセッサを決定しID2に設定し(145)、該当ジオメトリ・プロセッサに命令を転送する(146)。初めての命令でなければ、すでに任意のジオメトリ・プロセッサが割当てられいくつかの命令が処理されているストリームに属する命令かを判定し(147)、該当ストリームがあればその中の最後の命令かを判定(148)、最後の命令であればID1に実行ジオメトリ・プロセッサの識別子を設定し、さらに全ジオメトリ・プロセッサの負荷を判定して次の命令ストリームを割当てるジオメトリ・プロセッサを決定しID2に設定し(149)、該当ジオメトリ・プロセッサへ転送する(155)。該当ストリームの最

後の命令でなければ、ID1とID2に実行ジオメトリ・プロセッサの識別子を設定し(150)、該当ジオメトリ・プロセッサへ転送する(155)。新しいストリームの命令であれば記憶してある次のストリームに割当てるジオメトリ・プロセッサの識別子をID1に設定する(151)。さらにその命令が1頂点データであるかを判定し(152)、1頂点でなければ、ID2に実行ジオメトリ・プロセッサの識別子を設定し(153)、該当ジオメトリ・プロセッサに命令を転送する(155)。1頂点の場合は、全ジオメトリ・プロセッサの負荷を判定して次の命令ストリームを割当てるジオメトリ・プロセッサを決定しID2に設定すると共に記憶しておく(154)、該当ジオメトリ・プロセッサに命令を転送する(155)。なお、描画命令がなくなり描画終了を識別した時(156)に本処理を終了する。

【0019】なお、画順序情報の指定は、本発明で述べた描画順序情報の指定を含むプロトコルを応用プログラムに公開し応用プログラム自身が定義する方法の他、応用プログラムでの実行順序を描画順序情報として応用プログラムでの描画命令ストリームの出現順序を検出して描画順序情報の指定を含むプロトコルを生成する手段(ライブラリ・プログラム)を設ける方法がある。

【0020】実施例2として、CPUから渡されるデータが個々の頂点毎ではなく複数の頂点の集合である描画命令ストリームの場合を考える。図11は描画命令ストリームの形式である。1つの命令は、ヘッダ部分の12バイトとデータ部分の(24バイト\*頂点数)バイトで構成され、ヘッダ部分は命令の種別を示すオペコード部120、描画順序情報を示すID部121、頂点数を示すカウント部128、およびデータ部分は各3次元座標の座標値を表すx座標122、y座標123、z座標124、と座標の色を赤(R)/緑(G)/青(B)で表すR値125、G値126、B値127の任意数の集合で構成される。オペコード部n1の値の意味は

0001:折れ線の座標データ

0002:三角形列の座標データ

ID部121の値はグラフィックスシステム内で変化することはない。ジオメトリ演算部で産出した描画命令ストリームにおいて、図12に示す情報(図6の変型)を生成、図7の手段を用いて描画順序に従ってラスター変換部に描画命令ストリームを転送することにより、実現できる。

【0021】図12は描画命令ストリームの描画順序管理テーブルの構成を示したものである。描画順序管理テーブル130は図6と同様、4バイト構成であり項目数は256個とする。この256という数値は描画命令ストリームの中の描画順序を設定する項目の2バイトのうち1バイトで指定できる限界値を用いている。これは描画順序情報の1つとしてプロセス識別子も用いる時に1バイトを使用することを考慮して設けた数値であるが、

情報の設定方法や設定格納するメモリの容量などによって変更してもよい。描画順序管理テーブル130の値は受け取った描画命令をバッファに格納する時に順序情報を識別し、描画命令ストリーム格納バッファ131に格納されている1番目の描画命令ストリーム135の描画順序は2なので2番目の項目134に描画命令ストリーム135の先頭アドレスを設定し、2番目の描画命令ストリーム133の描画順序は1なので1番目の項目132に描画命令ストリーム133の先頭アドレスを設定する、という対応で各情報を格納する。描画順序管理テーブル130の各項目の初期値は0とし、各項目が0の場合には該当する順番のデータが未受理と判断する。

#### 【0022】

【発明の効果】本発明によれば、応用プログラムを複数のCPUの上で複数のスレッドで並列に処理し、各スレッドが順次生成する描画命令ストリームが混在して転送されても、応用プログラムが指定もしくは意識して実行した描画順序通りに描画が行われるので、並列プロセッサを用いた表示処理装置においても、正しい品質の描画が可能となる。また、応用プログラムの各スレッド間でグラフィックスシステムへ転送する際に排他制御を行なう必要がなくなり、排他制御のオーバーヘッドを無くすることができ、また、複数のスレッドの並列度を上げることができ、高速描画が可能になる。また、応用プログラムから描画順序を明示的に指示することにより、応用プログラムにおいて実行順序に縛られたコーディングを行なう必要がなくなり、APIに柔軟性を持たせることができる。

#### 【図面の簡単な説明】

【図1】本発明の概要を説明するための図である。

【図2】本発明による表示処理装置を含むシステムの構成を示すブロック図である。

【図3】描画命令の形式を示す図である。

【図4】描画命令ストリームの例（折れ線）を示す図である。

【図5】描画命令ストリームの例（三角形列）を示す図である。

【図6】描画順序管理テーブルの構成と該テーブルと描画命令格納バッファの関係を示す図である。

【図7】転送制御情報の構成を示す図である。

【図8】描画命令のID部の処理の流れを示すブロック図である。

【図9】描画命令のID部の処理のフローチャートを示す図である。

【図10】描画命令のID部の計算制御処理のフローチャートを示す図である。

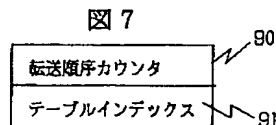
【図11】描画命令ストリームの形式を示す図である。

【図12】描画命令ストリームの描画順序管理テーブルの構成を示す図である。

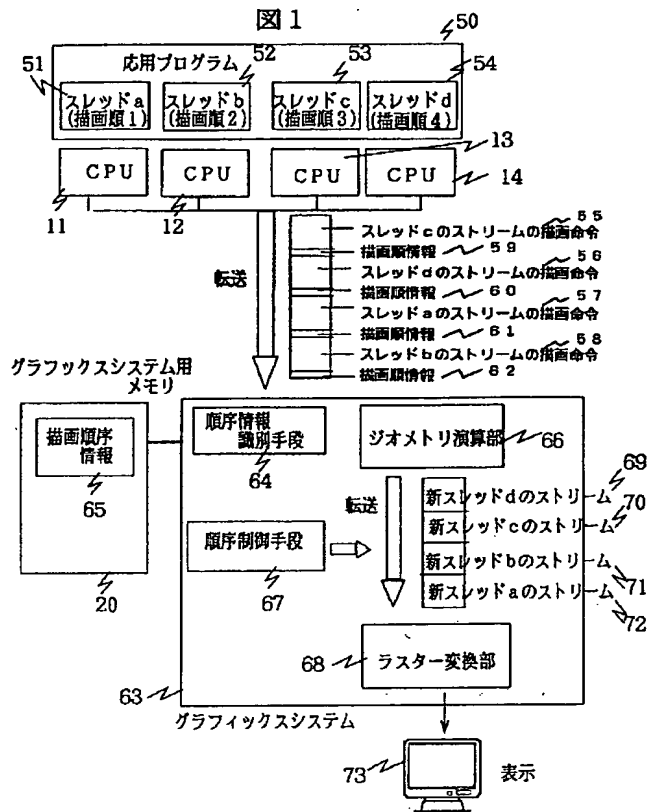
#### 【符号の説明】

- 11～14 主プロセッサ
- 15 バス・コントローラ
- 16 主メモリ
- 17 システムバス
- 18 I/O制御装置
- 19 グラフィックス・バス・コントローラ
- 20 メモリ
- 21 ラスタ変換器
- 22 フレームメモリ
- 23～26 入出力FIFO
- 27～30 ジオメトリ・プロセッサ
- 31～34 メモリ
- 50 応用プログラム
- 51～54 スレッドプログラム
- 55～58 描画命令ストリームの描画命令
- 59～62 描画順序情報
- 63 グラフィックスシステム
- 64 順序情報識別手段
- 65 描画順序情報
- 66 ジオメトリ演算部
- 67 順序制御手段
- 68 ラスタ変換部
- 69～72 新描画命令ストリーム
- 73 CRT

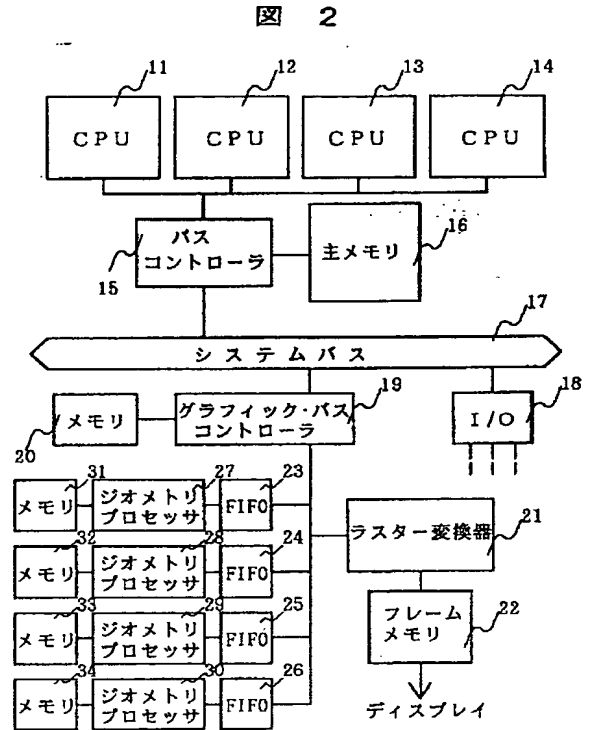
【図7】



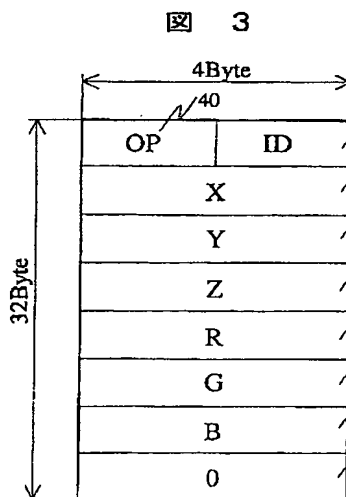
【図1】



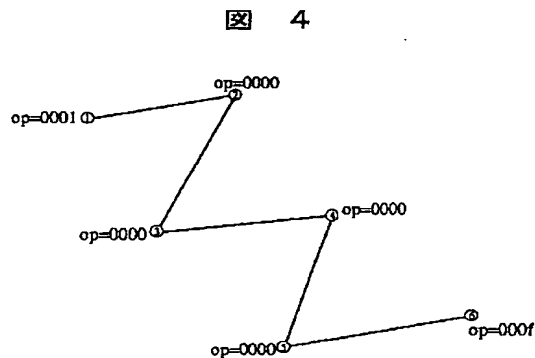
【図2】



【図3】

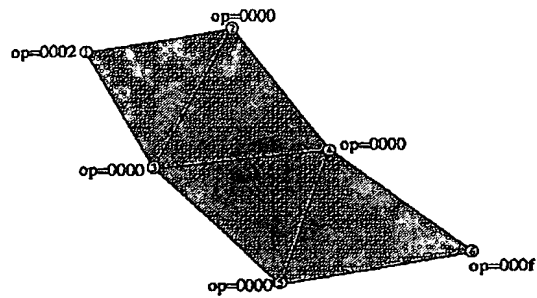


【図4】



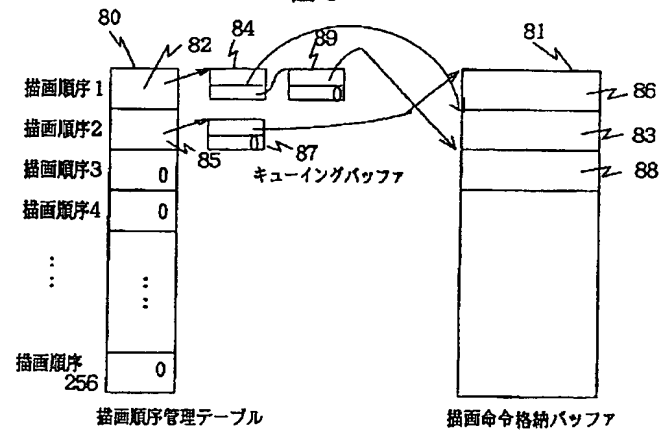
【図5】

図 5



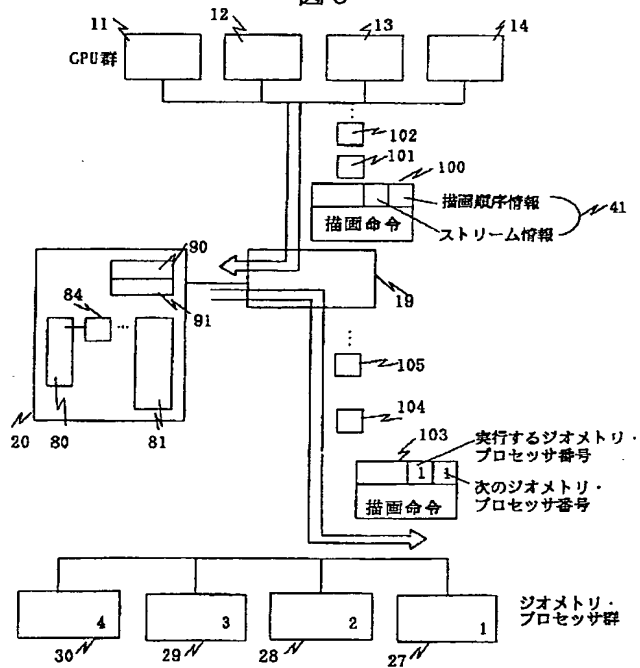
【図6】

図 6



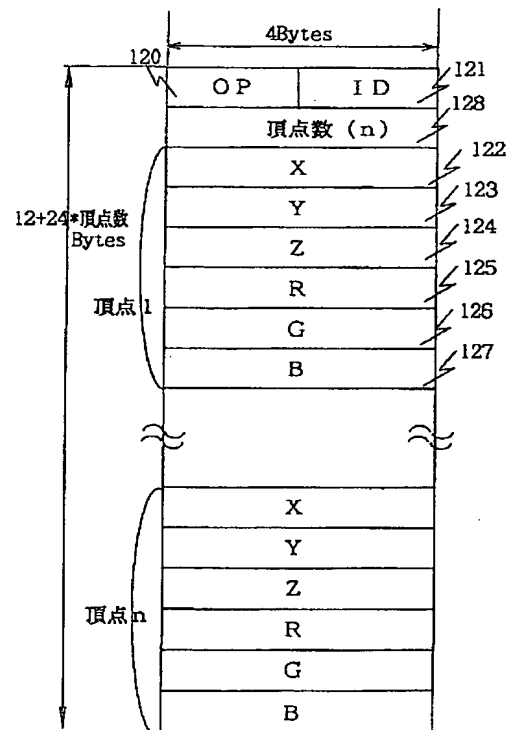
【図8】

図 8



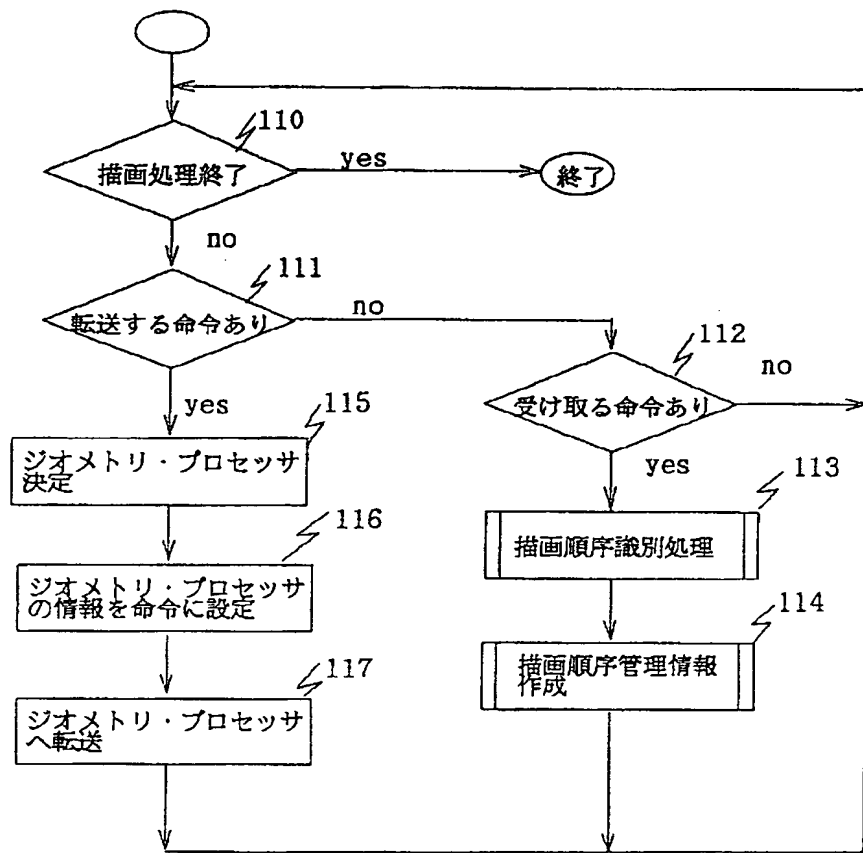
【図11】

図 11



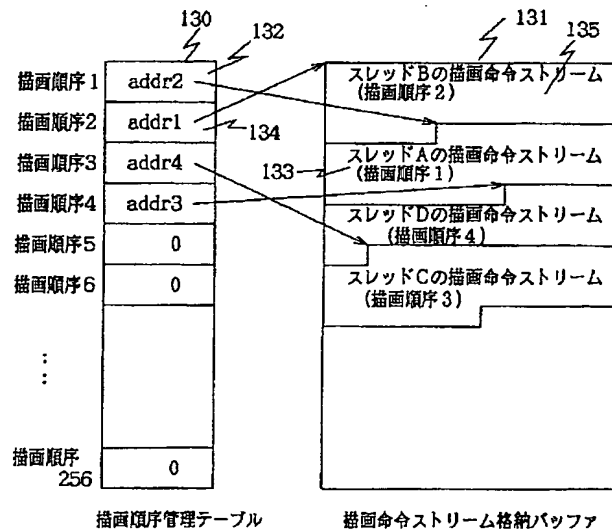
【図9】

図 9



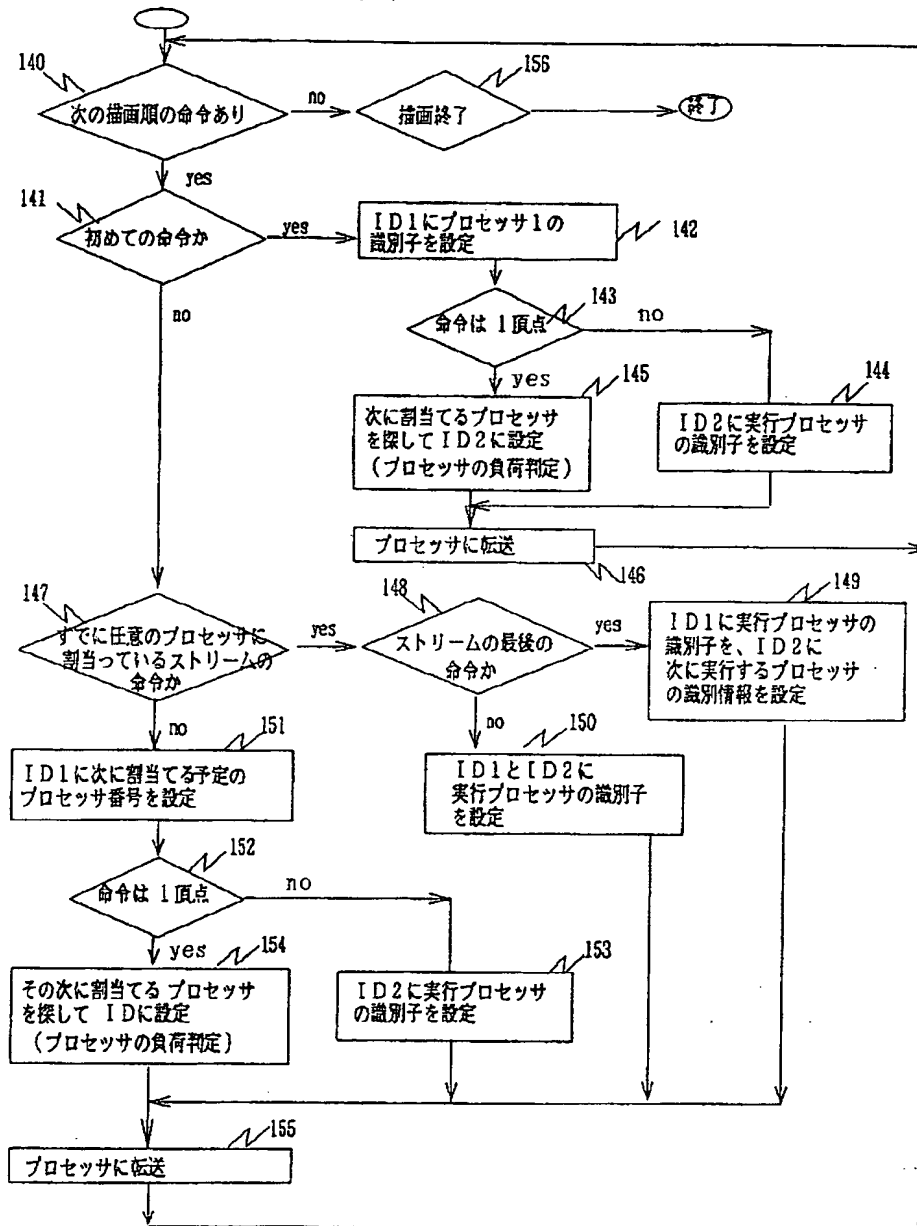
【図12】

図 1 2



【図10】

図10



フロントページの続き

(51) Int. Cl. 6  
// G 0 6 T 13/00

識別記号

庁内整理番号

F I

技術表示箇所

9365-5H

G 0 6 F 15/62

3 4 0 A

(72)発明者 桑名 利幸  
茨城県日立市大みか町五丁目2番1号 株  
式会社日立製作所大みか工場内

(72)発明者 萬田 雅人  
神奈川県横浜市戸塚区戸塚町5030番地 株  
式会社日立製作所ソフトウェア開発本部内